

日本国特許庁
JAPAN PATENT OFFICE

KOBAYASHI et al
January 15, 2004
BSKB, CCP
703-205 8000
0899-0424P
10f2

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 1月17日
Date of Application:

出願番号 特願2003-009943
Application Number:

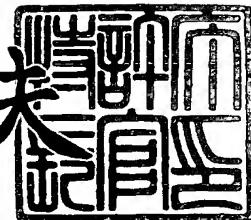
[ST. 10/C] : [JP2003-009943]

出願人 富士写真フィルム株式会社
Applicant(s):

2003年 9月19日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3077537

【書類名】 特許願

【整理番号】 FJ2002-435

【提出日】 平成15年 1月17日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/335

【発明者】

【住所又は居所】 埼玉県朝霞市泉水3丁目11番46号 富士写真フィルム株式会社内

【氏名】 小林 寛和

【発明者】

【住所又は居所】 埼玉県朝霞市泉水3丁目11番46号 富士写真フィルム株式会社内

【氏名】 小田 和也

【特許出願人】

【識別番号】 000005201

【氏名又は名称】 富士写真フィルム株式会社

【代理人】

【識別番号】 100083116

【弁理士】

【氏名又は名称】 松浦 憲三

【手数料の表示】

【予納台帳番号】 012678

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9801416

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像素子の欠陥画素補正方法及び撮影装置

【特許請求の範囲】

【請求項 1】 相対的に広い面積を有する主感光画素と、相対的に狭い面積を有する従感光画素との複合からなる画素セルが所定の配列形態に従って多数配置され、前記主感光画素で光電変換された信号電荷に基づく信号と前記従感光画素で光電変換された信号電荷に基づく信号とを選択的に取り出すことができる構造を備えた固体撮像素子において、

前記固体撮像素子のいずれかの画素セルについて、当該画素セルを構成する主感光画素は正常な画素であって、従感光画素の方が欠陥画素である場合に、

当該欠陥従感光画素を含む画素セルの周囲に存在する画素セルの主感光画素から得られる信号レベルが飽和出力を示す所定の飽和レベル未満であるか否かを判定し、

前記周囲に存在する画素セルの主感光画素から得られる信号レベルが前記飽和レベル未満であるときに、前記欠陥従感光画素と同一画素セル内の主感光画素の画素値に基づいてその欠陥従感光画素の画素値を補正することを特徴とする固体撮像素子の欠陥画素補正方法。

【請求項 2】 前記欠陥従感光画素と同一画素セル内の主感光画素の画素値を主感光画素と従感光画素の感度比で除算する演算を行うことにより欠陥従感光画素の画素値を求めることを特徴とする請求項 1 記載の固体撮像素子の欠陥画素補正方法。

【請求項 3】 前記固体撮像素子のいずれかの画素セルについて、当該画素セルを構成する主感光画素が欠陥画素である場合に、当該欠陥主感光画素を含む画素セルの周囲に存在する画素セルの主感光画素の画素値に基づいてその欠陥主感光画素の画素値を補正することを特徴とする請求項 1 又は 2 記載の固体撮像素子の欠陥画素補正方法。

【請求項 4】 前記固体撮像素子のいずれかの画素セルについて、当該画素セルを構成する主感光画素の方が欠陥画素であり、従感光画素は正常な画素である場合に、

当該欠陥主感光画素を含む画素セルの周囲に存在する画素セルの主感光画素から得られる信号レベルが所定の判定基準値を超えるレベルであったときは、当該欠陥主感光画素と同一画素セル内の従感光画素の画素値に基づいてその欠陥主感光画素の画素値を補正することを特徴とする請求項 1 又は 2 記載の固体撮像素子の欠陥画素補正方法。

【請求項 5】 前記欠陥主感光画素と同一画素セル内の従感光画素の画素値に主感光画素と従感光画素の感度比を乗算する演算を行うことにより欠陥主感光画素の画素値を求めることを特徴とする請求項 4 記載の固体撮像素子の欠陥画素補正方法。

【請求項 6】 相対的に広い面積を有する主感光画素と、相対的に狭い面積を有する従感光画素との複合からなる画素セルが所定の配列形態に従って多数配置され、前記主感光画素で光電変換された信号電荷に基づく信号と前記従感光画素で光電変換された信号電荷に基づく信号とを選択的に取り出すことができる構造を備えた固体撮像素子と、

前記固体撮像素子のいずれかの画素セルについて、当該画素セルを構成する主感光画素は正常な画素であって、従感光画素の方が欠陥画素である場合に、当該欠陥従感光画素を含む画素セルの周囲に存在する画素セルの主感光画素から得られる信号レベルが飽和出力を示す所定の飽和レベル未満であるか否かを判定する判定手段と、

前記判定手段の判定により、前記周囲に存在する画素セルの主感光画素から得られる信号レベルが前記飽和レベル未満の信号レベルであると判定されたときに、当該欠陥従感光画素と同一画素セル内の主感光画素の画素値に基づいてその欠陥従感光画素の画素値を補正する欠陥画素補正手段と、

を備えたことを特徴とする撮影装置。

【請求項 7】 同一画素セル内の主感光画素と従感光画素について同一の色成分のカラーフィルタが配置されており、各画素セルの上方にはそれぞれ 1 つの画素セルに対して 1 つのマイクロレンズが設けられていることを特徴とする請求項 6 記載の撮影装置。

【発明の詳細な説明】

【0001】**【発明の属する技術分野】**

本発明は固体撮像素子の欠陥画素補正方法及び撮影装置に係り、特にデジタルカメラやムービーカメラなどの電子映像記録装置に適用される技術であって、固体撮像素子の製造上発生し得る感光画素の欠陥（キズ）を補正する信号処理技術に関する。

【0002】**【従来の技術】**

デジタルカメラ等に用いられるCCD固体撮像素子は、一般の銀塩写真と比較してダイナミックレンジが非常に狭いため、適正露光で撮影された画像であっても銀塩系の写真と比較すると物足りない印象を受ける場合がある。また、撮影条件によっては、いわゆる黒つぶれや白飛びを生じ、画質が著しく劣化することがある。このような欠点を解消するために、同一シーンにおいて露光量の異なる複数枚の画像を撮影し、これら複数枚の画像データを演算で合成することによってダイナミックレンジの拡大された画像を得る手法が提案されている。

【0003】

特許文献1に開示されたCCD固体撮像装置は、受光面に二次元配列される多数の受光部（ユニットセル）について、1つのユニットセルを感度の異なる2種類の受光領域（高感度部と低感度部）に分割し、2つの受光領域からそれぞれ読み出された信号を混合若しくは加算することにより、ダイナミックレンジの拡大を達成している。

【0004】

ところで、CCD等の固体撮像素子は半導体基板上に多数のフォトダイオード等の感光素子を形成することにより製造されるが、かかる撮像素子の製造にあたり、半導体基板に不純物が混入する等の原因により局所的に画素値の取り込みが不可能な欠陥画素が発生する場合がある。

【0005】

このような欠陥画素を有する撮像素子については、欠陥画素に隣接した周囲の複数の画素からの合成信号に基づいて、その欠陥画素の画素値を補正する技術が

提案されている（特許文献2）。

【0006】

【特許文献1】

特開平9-205589号公報

【0007】

【特許文献2】

特開平7-143403号公報

【0008】

【発明が解決しようとする課題】

従来行われている固体撮像素子のキズ補正方法は、製造工程で一定以上のイレギュラーな振る舞いを見せる感光画素をキズとして検出し、キズが一定個数以下の場合、キズと判定された感光画素を周囲の画素情報で常に置き換える、或いは周囲数画素の平均値を常に出力するという補正が行われる。

【0009】

こうした従来の補正手法によると、判定されたキズが多かった場合に、これらのキズを周囲の画素値で補正するため、画像信号処理前から局所的にローパスフィルタ（LPF）がかかってしまった画像データが得られることになる。

【0010】

本発明はこのような事情に鑑みてなされたもので、解像感を落とすことなく、欠陥画素の画素値を精度よく補正できる欠陥画素補正方法及び撮影装置を提供することを目的とする。

【0011】

【課題を解決するための手段】

前記目的を達成するために本発明に係る固体撮像素子の欠陥画素補正方法は、相対的に広い面積を有する主感光画素と、相対的に狭い面積を有する従感光画素との複合からなる画素セルが所定の配列形態に従って多数配置され、前記主感光画素で光電変換された信号電荷に基づく信号と前記従感光画素で光電変換された信号電荷に基づく信号とを選択的に取り出すことができる構造を備えた固体撮像素子において、前記固体撮像素子のいずれかの画素セルについて、当該画素セル

を構成する主感光画素は正常な画素であって、従感光画素の方が欠陥画素である場合に、当該欠陥従感光画素を含む画素セルの周囲に存在する画素セルの主感光画素から得られる信号レベルが飽和出力を示す所定の飽和レベル未満であるか否かを判定し、前記周囲に存在する画素セルの主感光画素から得られる信号レベルが前記飽和レベル未満であるときに、前記欠陥従感光画素と同一画素セル内の主感光画素の画素値に基づいてその欠陥従感光画素の画素値を補正することを特徴とする。

【0012】

本発明によれば、主感光画素と従感光画素とは光学的に同位相の情報を取得することができ、同一画素セル内の主感光画素と従感光画素の画素位置は略同一の位置にあるものとして取り扱うことができる。一つの画素セル内で従感光画素に欠陥があり、従感光画素から正常な信号の取り出しが不能である場合に、当該画素セル内の正常な主感光画素の出力値（画素値）を用いて、欠陥従感光画素の画素値を補正する。ただし、このような補正を行うのは、当該欠陥画素の周囲に存在する画素セルの主感光画素（正常な画素）から得られる信号レベルが飽和レベルに達していない場合に限られる。

【0013】

欠陥画素の周囲に存在する画素セルの主感光画素から得られる信号のレベルが飽和レベルに達している場合、すなわち、主感光画素の画素値が飽和する高輝度領域については、同一画素セル内の主感光画素の画素値によって従感光画素の欠陥を補正するのは不適切であるため、従来型（ローパスフィルタ型）の補正を行うことが好ましい。

【0014】

逆に、欠陥画素の周囲に存在する画素セルの主感光画素から得られる信号のレベルが飽和レベルに達してない場合、すなわち、主感光画素のダイナミックレンジの範囲内である場合には、入射光量と画素値の間に一定の対応関係（例えば、比例関係）があるため、同一画素セル内の主感光画素の画素値によって従感光画素の欠陥を補正する。これにより、従来型の補正に比べてローパスフィルタ効果が低くなり、補正後も解像感を維持することができる。

【0015】

本発明の一態様によれば、欠陥従感光画素と同一画素セル内の主感光画素の画素値を主感光画素と従感光画素の感度比で除算する演算を行うことにより欠陥従感光画素の画素値を求めるこことを特徴とする。

【0016】

本発明の他の態様によれば、前記固体撮像素子のいずれかの画素セルについて、当該画素セルを構成する主感光画素が欠陥画素である場合に、当該欠陥主感光画素を含む画素セルの周囲に存在する画素セルの主感光画素の画素値に基づいてその欠陥主感光画素の画素値を補正することを特徴とする。

【0017】

主感光画素の欠陥については一律に従来型の補正を行う一方、従感光画素の欠陥については、上述した同一画素セル内の主感光画素の画素値を利用する補正を行う態様がある。

【0018】

本発明の更に他の態様は、前記固体撮像素子のいずれかの画素セルについて、当該画素セルを構成する主感光画素の方が欠陥画素であり、従感光画素は正常な画素である場合に、当該欠陥主感光画素を含む画素セルの周囲に存在する画素セルの主感光画素から得られる信号レベルが所定の判定基準値を超えるレベルであったときは、当該欠陥主感光画素と同一画素セル内の従感光画素の画素値に基づいてその欠陥主感光画素の画素値を補正することを特徴とする。

【0019】

主感光画素の欠陥を補正する際に、常に同一画素セル内の従感光画素の画素値を利用して補正すると、大きなゲインによってS/Nが劣化する場合もあるため、ガンマ変換等によって更にS/Nが劣化することが懸念される低輝度部については、従来型の補正を行うことが好ましい。S/N劣化が懸念される低輝度部であるか否かを判定するときの判定基準値を予め定めておき、この判定基準値を超える場合には、同一画素セル内の従感光画素の画素値を用いて欠陥主感光画素の画素値を補正する態様が好ましい。

【0020】

主感光画素の欠陥を補正するにあたり、欠陥主感光画素と同一画素セル内の従感光画素の画素値に主感光画素と従感光画素の感度比を乗算する演算を行うことにより欠陥主感光画素の画素値を求める態様がある。

【0021】

また、上記方法発明を具現化する装置を提供するため、本発明に係る撮影装置は、相対的に広い面積を有する主感光画素と、相対的に狭い面積を有する従感光画素との複合からなる画素セルが所定の配列形態に従って多数配置され、前記主感光画素で光電変換された信号電荷に基づく信号と前記従感光画素で光電変換された信号電荷に基づく信号とを選択的に取り出すことができる構造を備えた固体撮像素子と、前記固体撮像素子のいずれかの画素セルについて、当該画素セルを構成する主感光画素は正常な画素であって、従感光画素の方が欠陥画素である場合に、当該欠陥従感光画素を含む画素セルの周囲に存在する画素セルの主感光画素から得られる信号レベルが飽和出力を示す所定の飽和レベル未満であるか否かを判定する判定手段と、前記判定手段の判定により、前記周囲に存在する画素セルの主感光画素から得られる信号レベルが前記飽和レベル未満の信号レベルであると判定されたときに、当該欠陥従感光画素と同一画素セル内の主感光画素の画素値に基づいてその欠陥従感光画素の画素値を補正する欠陥画素補正手段と、を備えたことを特徴とする。

【0022】

本発明の撮影装置において、同じ画素セル内の主感光画素と従感光画素について同一の色成分のカラーフィルタが配置されており、各画素セルの上方にはそれぞれ1つの画素セルに対して1つのマイクロレンズが設けられていることを特徴とする態様がある。

【0023】

【発明の実施の形態】

以下添付図面に従って本発明に係る固体撮像素子の欠陥画素補正方法及び撮影装置の好ましい実施の形態について詳説する。

【0024】

図1は本発明の実施形態に係る電子カメラの構成を示すブロック図である。こ

のカメラ10は、CCD固体撮像素子（以下、CCDという。）13を介して撮像した被写体の光学像をデジタル画像データに変換して記録メディア14に記録するデジタルカメラであり、CCD13から得られた画像信号を処理する信号処理手段の一部に本発明の欠陥画素補正方法が適用されている。

【0025】

カメラ10全体の動作は、カメラ内蔵の中央処理装置（CPU）16によって統括制御される。CPU16は、所定のプログラムに従って本カメラシステムを制御する制御手段として機能するとともに、自動露出（AE）演算、自動焦点調節（AF）演算、及びオートホワイトバランス（AWB）制御、欠陥画素の補正演算など各種演算を実施する演算手段として機能する。

【0026】

CPU16はバス18を介してROM20及びメモリ（RAM）22と接続されている。ROM20にはCPU16が実行するプログラム及び制御に必要な各種データなどが格納されている。メモリ22はプログラムの展開領域及びCPU16の演算作業用領域として利用されるとともに、画像データの一時記憶領域として利用される。

【0027】

また、CPU16にはEEPROM24が接続されている。EEPROM24は、CCD13の欠陥画素の位置情報、AE、AF及びAWB等の制御に必要なデータ或いはユーザが設定したカスタマイズ情報などが格納される不揮発性の記憶手段であり、必要に応じてデータの書き換えが可能であるとともに、電源OFF時においても情報内容が保持される。CPU16は必要に応じてEEPROM24のデータを参照して演算等を行う。

【0028】

カメラ10にはユーザが各種の指令を入力するための操作部30が設けられている。操作部30は、シャッターボタン、ズームスイッチ、モード切換スイッチなど各種操作部を含む。シャッターボタンは、撮影開始の指示を入力する操作手段であり、半押し時にONするS1スイッチと、全押し時にONするS2スイッチとを有する二段ストローク式のスイッチで構成されている。S1オンにより、

A E 及び A F 処理が行われ、S2 オンによって記録用の露光が行われる。ズームスイッチは、撮影倍率や再生倍率を変更するための操作手段である。モード切換スイッチは、撮影モードと再生モードとを切り換えるための操作手段である。

【0029】

また、操作部30には、上記の他、撮影目的に応じて最適な動作モード（連写モード、オート撮影モード、マニュアル撮影モード、人物モード、風景モード、夜景モードなど）を設定する撮影モード設定手段、液晶モニタ32にメニュー画面を表示させるメニューボタン、メニュー画面から所望の項目を選択する十字ボタン（カーソル移動操作手段）、選択項目の確定や処理の実行を指令するOKボタン、選択項目など所望の対象の消去や指示内容の取消し、或いは1つ前の操作状態に戻らせる指令を入力するキャンセルボタンなどの操作手段も含まれる。

【0030】

なお、操作部30の中には、プッシュ式のスイッチ部材、ダイヤル部材、レバースイッチなどの構成によるものに限らず、メニュー画面から所望の項目を選択するようなユーザインターフェースによって実現されるものも含まれている。

【0031】

操作部30からの信号はCPU16に入力される。CPU16は操作部30からの入力信号に基づいてカメラ10の各回路を制御し、例えば、レンズ駆動制御、撮影動作制御、画像処理制御、画像データの記録／再生制御、液晶モニタ32の表示制御などを行う。

【0032】

液晶モニタ32は、撮影時に画角確認用の電子ファインダーとして使用できるとともに、記録済み画像を再生表示する手段として利用される。また、液晶モニタ32は、ユーザインターフェース用表示画面としても利用され、必要に応じてメニュー情報や選択項目、設定内容などの情報が表示される。なお、液晶ディスプレイに代えて、有機ELなど他の方式の表示装置（表示手段）を用いることも可能である。

【0033】

次に、カメラ10の撮影機能について説明する。

【0034】

カメラ10は光学系ユニット34と、CCD13とを備えている。なお、CCD13に代えて、MOS型固体撮像素子など他の方式の撮像素子を用いることも可能である。光学系ユニット34は、不図示の撮影レンズと、絞り兼用メカシャッター機構を含む。撮影レンズは電動式のズームレンズで構成されており、詳細な光学構成については図示しないが、主として倍率変更（焦点距離可変）作用をもたらす変倍レンズ群及び補正レンズ群と、フォーカス調整に寄与するフォーカスレンズとを含む。

【0035】

撮影者によって操作部30のズームスイッチが操作されると、そのスイッチ操作に応じてCPU16からモータ駆動回路36に対して光学系制御信号が出力される。モータ駆動回路36は、CPU16からの制御信号に基づいてレンズ駆動用の信号を生成し、ズームモータ（不図示）に与える。こうして、モータ駆動回路36から出力されるモータ駆動電圧によってズームモータが作動し、撮影レンズ内の変倍レンズ群及び補正レンズ群が光軸に沿って前後移動することにより、撮影レンズの焦点距離（光学ズーム倍率）が変更される。

【0036】

光学系ユニット34を通過した光は、CCD13の受光面に入射する。CCD13の受光面には多数のフォトセンサ（受光素子）が平面的に配列され、各フォトセンサに対応して赤（R）、緑（G）、青（B）の原色カラーフィルタが所定の配列構造で配置されている。

【0037】

CCD13の受光面に結像された被写体像は、各フォトセンサによって入射光量に応じた量の信号電荷に変換される。CCD13は、シャッターゲートパルスのタイミングによって各フォトセンサの電荷蓄積時間（シャッタースピード）を制御する電子シャッター機能を有している。

【0038】

CCD13の各フォトセンサに蓄積された信号電荷は、CCDドライバ40から与えられるパルスに基づいて信号電荷に応じた電圧信号（画像信号）として順

次読み出される。CCD13から出力された画像信号は、アナログ処理部42に送られる。アナログ処理部42は、CDS（相関二重サンプリング）回路及びゲイン調整回路を含む処理部であり、このアナログ処理部42において、サンプリング処理並びにR, G, Bの各色信号に色分離処理され、各色信号の信号レベルの調整が行われる。

【0039】

アナログ処理部42から出力された画像信号はA/D変換器44によってデジタル信号に変換された後、信号処理部46を介してメモリ22に格納される。タイミングジェネレータ(TG)48は、CPU16の指令に従ってCCDドライバ40、アナログ処理部42及びA/D変換器44に対してタイミング信号を与えており、このタイミング信号によって各回路の同期がとられている。

【0040】

信号処理部46は、メモリ22の読み書きを制御するメモリコントローラを兼ねたデジタル信号処理ブロックである。信号処理部46は、欠陥画素補正部、AE/AF/AWB処理を行うオート演算部、ホワイトバランス回路、ガンマ変換回路、同時化回路（单板CCDのカラーフィルタ配列に伴う色信号の空間的なズレを補間して各点の色を計算する処理回路）、輝度・色差信号輝度・色差信号生成回路、輪郭補正回路、コントラスト補正回路等を含む画像処理手段であり、CPU16からのコマンドに従ってメモリ22を活用しながら画像信号を処理する。

【0041】

メモリ22に格納されたデータ（CCDRAWデータ）は、バス18を介して信号処理部46に送られる。信号処理部46に入力された画像データは、ホワイトバランス調整処理、ガンマ変換処理、輝度信号（Y信号）及び色差信号（Cr, Cb信号）への変換処理（YC処理）など、所定の信号処理が施された後、メモリ22に格納される。

【0042】

撮影画像をモニタ出力する場合、メモリ22から画像データが読み出され、表示回路50に送られる。表示回路50に送られた画像データは表示用の所定方式

の信号（例えば、NTSC方式のカラー複合映像信号）に変換された後、液晶モニタ32に出力される。CCD13から出力される画像信号によってメモリ22内の画像データが定期的に書き換えられ、その画像データから生成される映像信号が液晶モニタ32に供給されることにより、撮像中の映像（スルー画）がリアルタイムに液晶モニタ32に表示される。撮影者は液晶モニタ32に表示される映像（いわゆるスルームービー）によって画角（構図）を確認できる。

【0043】

撮影者が画角を決めてシャッターボタンを押下すると、CPU16はこれを検知し、シャッターボタンの半押し（S1=ON）に応動してAE処理、AF処理を行い、シャッターボタンの全押し（S2=ON）に応動して記録用の画像を取り込むためのCCD露光及び読み出し制御を開始する。

【0044】

すなわち、CPU16は、S1=ONに応動して取り込まれた画像データから焦点評価演算やAE演算などの各種演算を行い、その演算結果に基づいてモータ駆動回路36に制御信号を送り、不図示のAFモータを制御して光学系ユニット34内のフォーカスレンズを合焦位置に移動させる。

【0045】

また、AE演算部は撮影画像の1画面を複数のエリア（例えば、 16×16 ）に分割し、分割エリアごとにRGB信号を積算する回路を含み、その積算値をCPU16に提供する。RGBの各色信号について積算値を求めてよいし、これらのうちの一色（例えば、G信号）のみについて積算値を求めてよい。

【0046】

CPU16は、AE演算部から得た積算値に基づいて重み付け加算を行い、被写体の明るさ（被写体輝度）を検出し、撮影に適した露出値（撮影EV値）を算出する。

【0047】

カメラ10のAEは、広いダイナミックレンジを精度よく測光するために、複数回の測光を行い、被写体の輝度を正しく認識する。例えば、5～17EVの範囲を測光するのに、1回の測光で3EVの範囲を測定できるものとすると、露出

条件を変えながら最大で4回の測光が行われる。

【0048】

ある露出条件で測光を行い、各分割エリアの積算値を監視する。画像内に飽和しているエリアが存在していれば露出条件を変えて測光を行う。その一方、画像内に飽和しているエリアがなければ、その露出条件で正しく測光できるため、更なる露出条件の変更は行わない。

【0049】

こうして、複数回に分けて測光を実行することで広いレンジ（5～17EV）を測光し、最適な露出条件を決定する。なお、1回の測光で測定できる範囲や、測光すべき範囲については、カメラ機種ごとに適宜設計可能である。

【0050】

CPU16は、上述のAE演算結果に基づいて絞りとシャッタースピードを制御し、S2=ONに応動して記録用の画像を取得する。

【0051】

シャッターボタンの全押し（S2=ON）に応動して取り込まれた画像データは、図1に示した信号処理部46においてYC処理その他の所定の信号処理を経た後、圧縮伸張回路52において所定の圧縮フォーマット（例えば、JPEG方式）に従って圧縮される。圧縮された画像データは、メディアインターフェース部54を介して記録メディア14に記録される。圧縮形式はJPEGに限定されず、MPEGその他の方式を採用してもよい。

【0052】

画像データを保存する手段は、スマートメディア（商標）、コンパクトフラッシュ（商標）などで代表される半導体メモリカード、磁気ディスク、光ディスク、光磁気ディスクなど、種々の媒体を用いることができる。また、リムーバブルメディアに限らず、カメラ10に内蔵された記録媒体（内部メモリ）であってもよい。

【0053】

操作部30のモード選択スイッチによって再生モードが選択されると、記録メディア14に記録されている最終の画像ファイル（最後に記録したファイル）が

読み出される。記録メディア14から読み出された画像ファイルのデータは、圧縮伸張回路52によって伸張処理され、表示回路50を介して液晶モニタ32に出力される。

【0054】

再生モードの一コマ再生時に十字ボタンを操作することにより、順方向又は逆方向にコマ送りすることができ、コマ送りされた次のファイルが記録メディア14から読み出され、表示画像が更新される。

【0055】

図2は、CCD13の受光面の構造を示す平面図である。図2では2つの受光セル（画素PIX）が横に並んでいる様子を示したが、実際には多数の画素PIXが水平方向（行方向）及び垂直方向（列方向）に一定の配列周期で配列されている。

【0056】

各画素PIXは、感度の異なる2つのフォトダイオード領域61、62を含む。第1のフォトダイオード領域61は、相対的に広い面積を有し、主たる感光部（以下、主感光画素という）を構成する。第2のフォトダイオード領域62は、相対的に狭い面積を有し、従たる感光部（以下、従感光画素という。）を構成する。画素PIXの右側には垂直転送路（VCCD）63が形成されている。

【0057】

図2に示した構成はハニカム構造の画素配列であり、図示した2つの画素PIX上側及び下側の画素は横方向に半ピッチずれた位置に配置される。図2上に示した各画素PIXの左側に示されている垂直転送路63は、これら画像PIXの上側及び下側に配置される不図示の画素からの電荷を読み出し、転送するためのものである。

【0058】

図2中点線で示すように、四相駆動（ $\phi 1, \phi 2, \phi 3, \phi 4$ ）に必要な転送電極64、65、66、67（まとめてELで示す。）が垂直転送路63の上方に配置される。例えば、2層ポリシリコンで転送電極を形成する場合、 $\phi 1$ のパルス電圧が印加される第1の転送電極64と、 $\phi 3$ のパルス電圧が印加される第3の転送

電極66とは第1層ポリシリコン層で形成され、 $\phi 2$ のパルス電圧が印加される第2の転送電極65と、 $\phi 4$ のパルス電圧が印加される第4の転送電極68とは第2層ポリシリコン層で形成される。なお、転送電極64は従感光画素62から垂直転送路63への電荷読み出しも制御する。転送電極65は主感光画素61から垂直転送路63への電荷読み出しも制御する。

【0059】

図3は図1の3-3線に沿う断面図であり、図4は図1の4-4線に沿う断面図である。図3に示したように、n型半導体基板70の1表面にp型ウエル71が形成されている。p型ウエル71の表面領域に2つのn型領域73、74が形成され、フォトダイオードを構成している。符号73で示したn型領域のフォトダイオードが主感光画素61に相当し、符号74で示したn型領域のフォトダイオードが従感光画素62に相当している。p+型領域76は、画素PIX、垂直転送路63等の電気的な分離を行うチャネルトップ領域である。

【0060】

図4に示すように、フォトダイオードを構成するn型領域73の近傍に垂直転送路63を構成するn型領域77が配置されている。n型領域74、77の間のp型ウエル71が読み出しトランジスタを構成する。

【0061】

半導体基板表面上には酸化シリコン膜等の絶縁層が形成され、その上にポリシリコンで形成された転送電極ELが形成される。転送電極ELは、垂直転送路63の上方を覆うように配置されている。転送電極ELの上に、更に酸化シリコン等の絶縁層が形成され、その上に垂直転送路63等の構成要素を覆い、フォトダイオード上方に開口を有する遮光膜78がタンゲステン等により形成されている。

【0062】

遮光膜78を覆うようにホスホシリケートガラス等で形成された層間絶縁膜79が形成され、その表面が平坦化されている。層間絶縁膜79の上にカラーフィルタ層80が形成されている。カラーフィルタ層80は、例えば赤色領域、緑色領域、及び青色領域等の3色以上の色領域を含み、各画素PIXについて一色の

色領域が割り当てられている。

【0063】

カラーフィルタ層80の上に各画素PIXに対応してマイクロレンズ81がレジスト材料等により形成されている。マイクロレンズ81は、各画素PIXの上に1つ形成されており、上方より入射する光を遮光膜78が画定する開口内に集光させる機能を有する。

【0064】

マイクロレンズ81を介して入射した光は、カラーフィルタ層80によって色分解され、主感光画素61及び従感光画素62の各フォトダイオード領域にそれぞれ入射する。各フォトダイオード領域に入射した光は、その光量に応じた信号電荷に変換され、それぞれ別々に垂直転送路63に読み出される。

【0065】

こうして、1つの画素PIXから感度の異なる2種類の画像信号（高感度画像信号と低感度画像信号）と別々に取り出すことが可能であり、光学的に同位相の画像信号を得る。

【0066】

図5は、CCD13の受光領域PS内の画素PIX及び垂直転送路63の配置を示す。画素PIXは、セルの幾何学的な形状の中心点を行方向及び列方向に1つおきに画素ピッチの半分（1/2ピッチ）ずらして配列させたハニカム構造となっている。すなわち、互いに隣接する画素PIXの行どうし（又は列どうし）において、一方の行（又は列）のセル配列が、他方の行（又は列）のセル配列に対して行方向（又は列方向）の配列間隔の略1/2だけ相対的にずれて配置された構造となっている。

【0067】

図5において画素PIXが配列された受光領域PSの右側には、転送電極ELにパルス電圧を印加するVCCD駆動回路84が配置される。各画素PIXは上述のように主感光部（主画素）と従感光部（副画素）とを含む。垂直転送路63は各列に近接して蛇行して配置されている。

【0068】

また、受光領域P Sの下側（垂直転送路6 3の下端側）には、垂直転送路3 0から移された信号電荷を水平方向に転送する水平転送路（H C C D）8 5が設けられている。

【0069】

水平転送路8 5は、2相駆動の転送C C Dで構成されており、水平転送路8 5の最終段（図1上で最左段）は出力部8 6に接続されている。出力部8 6は出力アンプを含み、入力された信号電荷の電荷検出を行い、信号電圧として出力端子に出力する。こうして、各画素P I Xで光電変換した信号が点順次の信号列として出力される。

【0070】

図6は、主感光画素6 1と従感光画素6 2の光電変換特性を示すグラフである。横軸は入射光量、縦軸はA／D変換後の画像データ値（Q L値）を示す。本例では12ビットデータを例示するが、ビット数はこれに限定されない。

【0071】

同図に示すように、主感光画素6 1と従感光画素6 2の感度比は $1 : 1/a$ となっている（ただし、 $a > 1$ ）。主感光画素6 1の出力は、入射光量に比例して次第に増加し、入射光量が「c」のときに出力が飽和値（QL値=4095）に達する。以後、入射光量が増加しても主感光画素6 1の出力は一定となる。この「c」を主感光画素6 1の飽和光量と呼ぶことにする。

【0072】

一方、従感光画素6 2の感度は、主感光画素6 1の感度の $1/a$ であり、入射光量が $\alpha \times c$ のときにQL値=4095/bで飽和する（ただし、 $b > 1$ 、 $\alpha = a/b$ ）。このときの「 $\alpha \times c$ 」を従感光画素6 2の飽和光量とよぶ。

【0073】

このように、異なる感度を持つ主感光画素と従感光画素とを組み合わせることにより、主感光画素のみの構成よりもC C D 1 3のダイナミックレンジを α 倍に拡大（本例では約4倍に拡大）できる。

【0074】

シャッターボタンのS1=ONに伴うA E処理及びA F処理は主感光画素6 1

から得られる信号に基づいて行われる。そして、広ダイナミックレンジ撮像を行う撮影モードが選択されている場合、又は、AEの結果（ISO感度や測光値）又はホワイトバランスゲイン値などに基づき自動的に広ダイナミックレンジ撮像モードが選択された場合には、シャッターボタンのS2=ONに応じてCCD13の露光を行い、露光後にメカシャッターを閉じて光の進入を遮断した状態で垂直駆動信号（VD）に同期して、まず、主感光画素61の電荷を読み出し、その後、従感光画素62の電荷の読み出しを行う。

【0075】

以下、CCD13の出力信号の処理について説明する。

【0076】

図7は、図1に示した信号処理部46の詳細構成を示すブロック図である。

【0077】

信号処理部46は、図7に示すように、オフセット処理部101、シェーディング補正部102、キズ補正部103、ホワイトバランス（WB）ゲイン部104、ガンマ補正部105、加算部106、YC変換部107、及び各種補正部108を備えている。

【0078】

オフセット処理部101は、CCD出力の暗電流成分を補正する処理部であり、CCD13上の遮光画素から得られるオプティカルブラック（OB）信号の値を画素値から減算する演算を行う。

【0079】

シェーディング補正部102は、光学系に起因する光量分布のばらつきに伴うCCD出力の不均一性を補正する処理部であり、画素PIXの位置に応じて予め用意されている補正係数を画素値に乗算して出力レベルを均一化する。

【0080】

なお、主感光画素61と従感光画素62とでは輝度シェーディングの発生現象が異なるため、主感光画素61の画素値及び従感光画素62の画素値についてそれぞれ異なるシェーディング補正が行われる。主感光画素については、画面中心部に対して周囲が暗くなる傾向があり、従感光画素62については、マイクロレ

ンズ81の位置や画素PIX内における従感光画素62の形成位置などの関係で特有のシェーディング（例えば、画面中心部に対して周囲の光量が増加する現象）が発生する。主感光画素61及び従感光画素62のそれぞれのシェーディングパターンに応じてこれを解消するような信号補正処理が行われる。

【0081】

キズ補正部103は、CCD13の欠陥画素の信号値を補正する処理部である。画素PIXの欠陥には、①主感光画素61のみがキズである場合、②従感光画素62のみがキズである場合、③主感光画素61と従感光画素62の両方がキズである場合、という3種類がある。上記の3種類に対応するキズ補正のアルゴリズムについて詳しくは後述するが、補正方法としては、欠陥画素の周囲の画素PIXの画素値を利用して補正する従来型（ローパスフィルタ型）の方法と、同一画素PIX内の正常な従感光画素の画素値又は主感光画素の画素値を利用して補正する方法とがあり、状況に応じて補正方法が切り換えられる。

【0082】

キズ補正部103によってキズ補正処理されて得られた画像データはCCDRAWデータとしてメモリ22に格納される。メモリ22に格納されたCCDRAWデータはWBゲイン部104に送られる。

【0083】

WBゲイン部104は、R, G, Bの色信号のレベルを増減するためのゲイン可変アンプを含み、CPU16からの指令に基づいて各色信号のゲイン調整を行う。WBゲイン部104においてゲイン処理された信号は、ガンマ補正部105に送られる。

【0084】

ガンマ補正部105は、CPU16の指令に従い、所望のガンマ特性となるように入出力特性を変換する。ガンマ補正された画像信号は加算部106に送られる。加算部106は、主感光画素から得られた画像信号と従感光画素から得られた画像信号を加算（合成）する処理部であり、次式〔数1〕に従って出力信号を生成する。

【0085】

【数1】

出力信号 = $g \times (\text{主感光画素の信号}) + (1 - g) \times (\text{従感光画素の信号})$

ただし、加算割合を示す係数 g は $0 \leq g \leq 1$ の範囲で適宜設定可能である。

C P U 1 6 は状況に応じて係数 g を可変設定する。

【0086】

加算部 1 0 6 からの出力信号は Y C 処理部 1 0 7 に送られる。Y C 処理部 1 0 7 は单板 C C D 1 3 のカラーフィルタ配列構造に伴う色信号の空間的なズレを補間して各点の色 (R G B) を計算する同時化処理部と、R G B 信号から輝度・色差信号を生成する Y C 変換処理部とを含む。

【0087】

Y C 処理部 1 0 7 で生成された輝度・色差信号 (Y C r C b) は、各種補正部 1 0 8 に送られる。各種補正部 1 0 8 には、例えば、輪郭強調 (アーチャ補正) 部や色差マトリックスによる色補正部などが含まれる。

【0088】

次に、上記の如く構成されたカメラ 1 0 におけるキズ補正方法について説明する。

【0089】

図 8 は第 1 の制御例を示すキズ補正処理ルーチンのフローチャートである。キズ補正の処理が開始されると (ステップ S 1 1 0) 、まず、主感光画素 6 1 のキズ補正を実施する (ステップ S 1 2 0) 。主感光画素 6 1 の欠陥画素の位置情報は予め E E P R O M 2 4 に記憶されているので、その位置情報に基づき欠陥画素の周辺に位置する正常な主感光画素 6 1 の画素値を用いてローパスフィルタ (L P F) 型の補正 (周囲の画素情報で置き換え、又は周囲数画素の平均値を出力するなどの補正) を行う (ステップ S 1 3 0) 。

【0090】

E E P R O M 2 4 に記憶されている全ての主感光画素キズについて上記 L P F 型の補正が完了したか否かを判定し (ステップ S 1 4 0) 、未完了ならば他の主感光画素キズについてもステップ S 1 3 0 の補正処理を繰り返す。

【0091】

ステップ S 140において全ての主感光画素キズについて補正が完了したら、ステップ S 150に進み、従感光画素 62 のキズ補正を開始する。従感光画素キズを補正する際には、まず、従感光画素キズが含まれる分割測光エリアについて分割測光のデータを呼び出し（ステップ S 152）、その測光データ（エリアの明るさ平均を示す評価値）に基づいてダイナミックレンジの判定を行う（ステップ S 154）。

【0092】

従感光画素キズが含まれているエリア（区画）の明るさが主感光画素のダイナミックレンジの範囲内（ダイナミックレンジ 100% 以下）であるか否かを判定し（ステップ S 154）、ダイナミックレンジが 100% 未満の場合、すなわち、主感光画素データが飽和しない領域である場合には、ステップ S 156 に進む。なお、飽和判定には一定のマージンを設けることが好ましい。

【0093】

ステップ S 156 では、補正対象の従感光画素 Sub[y][x] と同一画素 PIX 内の主感光画素 Main[y][x] がキズであるか否かの判定を行う。この判定は EEPROM 24 内の欠陥画素位置情報に基づいて行われる。

【0094】

主感光画素 Main[y][x] がキズである場合、つまり、ある感光画素位置 ([y][x]) において主感光画素及び従感光画素ともにキズであると判定された場合は、従来どおり、ローパスフィルタ型の補正を行い、各々の近傍感光画素情報から画素値を決定する（ステップ S 158）。

【0095】

その一方、ステップ S 156 において、主感光画素 Main[y][x] が正常画素である場合には、従感光画素キズを同位置の主感光画素 Main[y][x] 出力を感度比にて除算した値で埋める（ステップ S 160）。

【0096】

すなわち、次式【数2】に従って従感光画素 Sub[y][x] の値を定める。

【0097】

【数2】 $Sub[y][x] = Main[y][x] / \text{感度比}$

同一画素セル内の主感光画素61の画素値によって従感光画素62の欠陥を補正することにより、従来型の補正に比べてローパスフィルタ効果が低くなり、補正後も解像感を維持することができる。

【0098】

ステップS158又はステップS160の後はステップS170に進む。ステップS170では、EEPROM24に記憶されている全ての従感光画素キズについて補正が完了したか否かを判定し、未完了ならばステップS154に戻り、他の従感光画素キズについても上述の補正処理を繰り返す。

【0099】

ステップS170において全ての従感光画素キズについて補正が完了したら、キズ補正のシーケンスを終了する（ステップS180）。

【0100】

また、ステップS154において、ダイナミックレンジが100%以上になった場合、すなわち、主感光画素データが飽和している領域の場合には、ステップS158に進み、従感光画素キズをローパスフィルタ型の補正によって埋める。

【0101】

このように、従感光画素62のキズを補正する際に、ダイナミックレンジ100%以下と判定された区画のみ、そのキズを同位置の主感光画素データで補正するようにしたのは、ダイナミックレンジ100%以上の区画については、従感光画素キズと同位置の主感光画素データが飽和しているため、主感光画素のデータを使用して補正を行うと、レベル的に正確な補正とならないためである。

【0102】

図8のフローチャートでは、分割測光データが示す各エリアの評価値から主感光画素の飽和の有無を判定したが、本発明においては、AE制御によって決定された露出条件で撮影した場合の各エリアの評価値を予測して、その予測値から主感光画素が飽和するか否かを判断してもよい。

【0103】

また、AE後のS2=ONによって取得した画像データから直接的に主感光画素61が飽和しているか否かを判断することもできる。

【0104】

図9は第2の制御例を示すキズ補正処理ルーチンのフローチャートである。図9中図8のフローチャートと共に通する工程には同一のステップ番号を付し、その説明は省略する。

【0105】

図9に示した制御例では、図8のフローチャート中のステップS152及びステップS154の処理工程に代えて、ステップS153及びステップS155の処理を行っている。

【0106】

すなわち、図9によれば、従感光画素キズの補正が開始されると（ステップS150）、従感光画素キズと同一画素PIX内の主感光画素データ（主感光画素の画素値）をメモリ22から読み出し（ステップS153）、補正対象の従感光画素Sub[y][x]と同一画素PIX内の主感光画素Main[y][x]が飽和しているか否かを判定する（ステップS155）。

【0107】

飽和の判定は図6で説明したように、飽和値に達しているか否かを判定するが、この飽和判定には一定のマージンを設け、判定基準値として飽和値（QL値=4095）よりも低い値を設定してもよい。

【0108】

図9のステップS155において、従感光画素キズと同位置の主感光画素データが飽和していると判定した場合には、従来型（ローパスフィルタ型）の補正を行う（ステップS158）。その一方、従感光画素キズと同位置の主感光画素データが飽和していないければ、ステップS156に進み、当該主感光画素Main[y][x]がキズであるか否かを判定する。

【0109】

主感光画素Main[y][x]がキズであれば、ローパスフィルタ型の補正を行い（ステップS158）、主感光画素Main[y][x]が正常画素であれば、当該主感光画素Main[y][x]出力を用いて従感光画素Sub[y][x]の値を定める（ステップS160）。

【0110】

このように、S1=ONに応じて取得される分割測光データを利用する代わりに、S2=ONで取得された実際の主感光画素データに基づいて、主感光画素61の飽和の有無を判断してもよい。

【0111】

また、図8や図9で説明した制御例においては、主感光画素61のキズ補正に従感光画素62のデータを使用しないために、主感光画素61のCCDRAWデータを取得後、従感光画素62のデータの読み出し時に、主感光画素61のCCDRAWデータの信号処理（ホワイトバランス処理やガンマ補正など）を直ちに開始することができる利点がある。

【0112】

図10は第3の制御例を示すキズ補正処理ルーチンのフローチャートである。図10中図8のフローチャートと共に通する工程には同一のステップ番号を付し、その説明は省略する。

【0113】

図10のステップS120で主感光画素キズの補正を開始したら、まずキズ画素を含む分割測光エリアについてAE処理時の分割測光データを読み出し（ステップS122）、その測光データに基づいて明るさを判定する（ステップS124）。

【0114】

ステップS124では輝度の判定基準値が定められており、取得された画像データが判定基準値よりも高輝度の領域であるか否かを判定する。

【0115】

ステップS124において高輝度部と判定した場合には、ステップS126に進み、補正対象の主感光画素Main[y][x]と同一画素PIX内の従感光画素Sub[y][x]がキズであるか否かの判定を行う。この判定はEEPROM24内の欠陥画素位置情報に基づいて行われる。

【0116】

従感光画素Sub[y][x]がキズである場合、つまり、ある感光画素位置([y][x])

において主感光画素及び従感光画素とともにキズであると判定された場合は、従来どおり、ローパスフィルタ型の補正を行い（ステップS130）、各々の近傍感光画素情報から埋める。

【0117】

その一方、ステップS130において、従感光画素Sub[y][x]が正常画素である場合には、主感光画素キズを同位置の従感光画素Sub[y][x]出力を感度比倍した値で埋める（ステップS132）。

【0118】

すなわち、次式【数3】に従って主感光画素Main[y][x]の値を定める。

【0119】

【数3】 $Main[y][x] = \text{感度比} \times Sub[y][x]$

ただし【数3】式の演算結果が飽和出力値を超える場合には出力信号を飽和出力値でクリップする。

【0120】

このように、従感光画素62のデータを使用して主感光画素61のキズを補正する場合には、大きなゲインによってS/Nが劣化する危険性もあるため、ガンマ変換によって更にS/N劣化することが懸念される低輝度部（判定基準値よりも低い輝度領域）においては、従来どおりLPF型の補正を行い、近傍画素情報から画素値を埋める手法を用いる。

【0121】

判定基準値よりも高輝度側の飽和光量近傍の領域については、同一画素PIX内の主感光画素出力によって従感光画素キズを適正に補正することができる。

【0122】

なお、飽和光量を超える高輝度の領域については、従感光画素のデータを感度倍しても主感光画素の飽和出力値（4095）を超えててしまうので、補正值は飽和出力値（4095）でクリップする。

【0123】

ステップS130又はステップS132の後はステップS140に進む。ステップS140では、EEPROM24に記憶されている全ての主感光画素キズに

ついて上記L P F型の補正が完了したか否かを判定し（ステップS140）、未完了ならばステップS124に戻って、他の主感光画素キズについても補正処理を繰り返す。

【0124】

ステップS140において全ての主感光画素キズについて補正が完了したら、ステップS150に進み、従感光画素62のキズ補正を開始する。従感光画素キズの補正については図8で説明したとおりである。

【0125】

なお、図10に示した制御例では、従感光画素62の画素値を利用して主感光画素キズの補正を行うため、主感光画素61のデータと従感光画素62のデータとがともに一旦メモリ22に格納される。そして、メモリ22から主感光画素61のデータ及び従感光画素62のデータが読み出されて、欠陥の補正処理が行われる。

【0126】

〔変形例〕

図11にCCD13の他の構造例を示す。図11は平面図、図12は図11の12-12線に沿う断面図である。これらの図面中図2及び図3に示した例と同一又は類似の部材には同一の符号を付し、その説明は省略する。

【0127】

図11及び図12に示したように、主感光画素61と従感光画素62の間にp⁺型分離領域88が形成されている。この分離領域88はチャネルストップ領域（チャネルストッパ）として機能し、フォトダイオード領域の電気的な分離を行う。また、分離領域88の上方には分離領域88に対応した位置に遮光膜89が形成されている。

【0128】

遮光膜89と分離領域88とを用いることにより、入射する光を効率的に分離するとともに、主感光画素61及び従感光画素62に蓄積された電荷がその後混合することを防止する。その他の構成は図2及び図3に示した例と同様である。

【0129】

また、画素PIXのセル形状や開口形状は図2や図11に示した例に限定されず、多角形、円形など多様な形態をとり得る。更に、各受光セルの分離形状（分割形態）についても、図2や図9に示した形状に限定されない。

【0130】

図13にCCD13の更に他の構造例を示す。図13中図2及び図11に示した例と同一又は類似の部材には同一の符号を付し、その説明は省略する。図13は、二つの感光部（61、62）が斜め方向に分離されている構成を示す。

【0131】

このように、それぞれの分割感光エリアの蓄積電荷を別々に垂直転送路に読み出すことができればよく、分決形状や分割数、面積の大小関係などは適宜設計される。ただし、従感光画素の面積を主感光画素の面積に比べて小さい値とする。また、主感光部の面積減少を抑制し、感度低下を最小限に抑えることが好ましい。

【0132】

上述の説明では、ハニカム構造の画素配列を有するCCDを例に説明したが、本発明の適用範囲はこれに限定されず、全画素が正方行列的に配列された画素配列の撮像素子を用いることもできる。

【0133】

また、上述の実施形態では、デジタルカメラを例示したが、本発明の適用範囲はこれに限定されず、ビデオカメラ、DVDカメラ、カメラ付き携帯電話機、カメラ付きPDA、カメラ付きモバイルパソコンなど、電子撮像機能を備えた他の撮影装置についても本発明を適用できる。

【0134】

【発明の効果】

以上説明したように本発明によれば、光学的に同位相の情報を捉える主感光画素と従感光画素とを備える固体撮像素子において、従感光画素の欠陥を同一画素セル内の主感光画素の画素値に基づいて補正する構成にしたので、従来の補正と比較してローパスフィルタ効果が低く、補正後も解像感を維持できる。

【図面の簡単な説明】

【図1】

本発明の実施形態に係る電子カメラの構成を示すブロック図

【図2】

図1に示すCCDの受光面の構造を示す平面図

【図3】

図2の3-3線に沿う断面図

【図4】

図2の4-4線に沿う断面図

【図5】

図1に示すCCDの全体構成を示す平面模式図

【図6】

主感光画素と従感光画素の光電変換特性を示すグラフ

【図7】

図1に示した信号処理部の詳細構成を示すブロック図

【図8】

本例のカメラにおける第1の制御例を示すキズ補正処理ルーチンのフローチャート

【図9】

本例のカメラにおける第2の制御例を示すキズ補正処理ルーチンのフローチャート

【図10】

本例のカメラにおける第3の制御例を示すキズ補正処理ルーチンのフローチャート

【図11】

CCDの他の構造例を示す平面図

【図12】

図11の12-12線に沿う断面図

【図13】

CCDの更に他の構造例を示す平面図

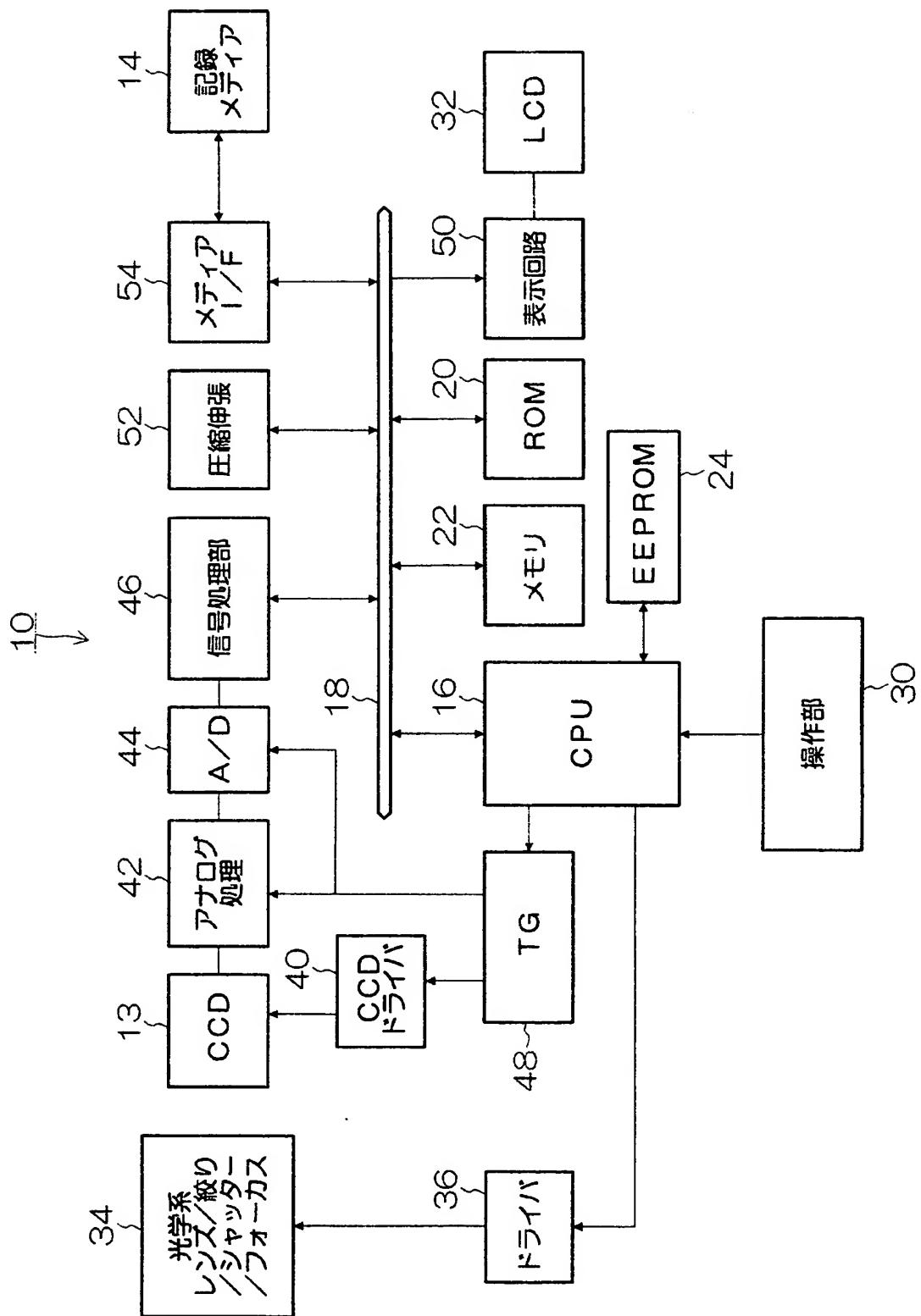
【符号の説明】

10…カメラ、13…CCD、16…CPU、22…メモリ、24…EEPROM
OM、61…フォトダイオード領域（主感光画素）、62…フォトダイオード領域（従感光画素）、63…垂直転送路、80…カラーフィルタ層、81…マイクロレンズ、103…キズ補正部、106…加算部、PIX…画素、PS…受光領域

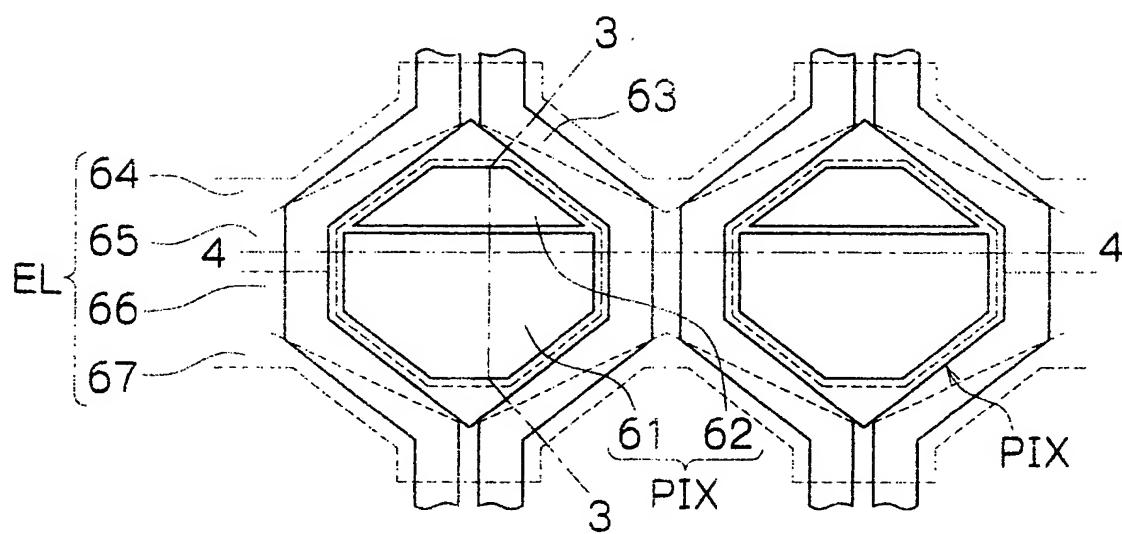
【書類名】

図面

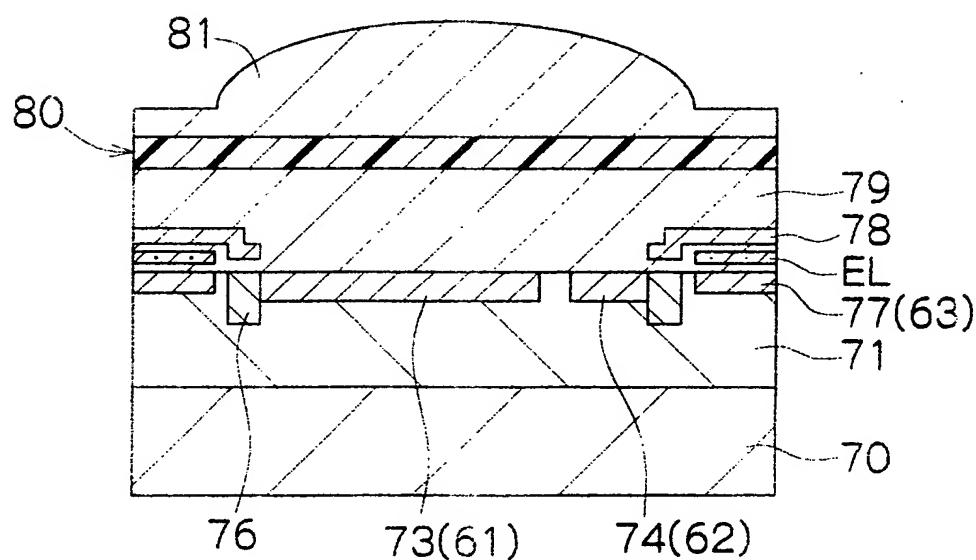
【図 1】



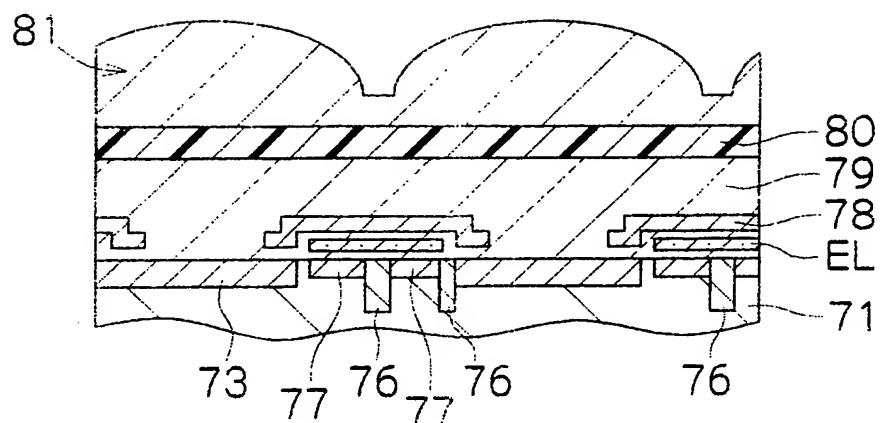
【図2】



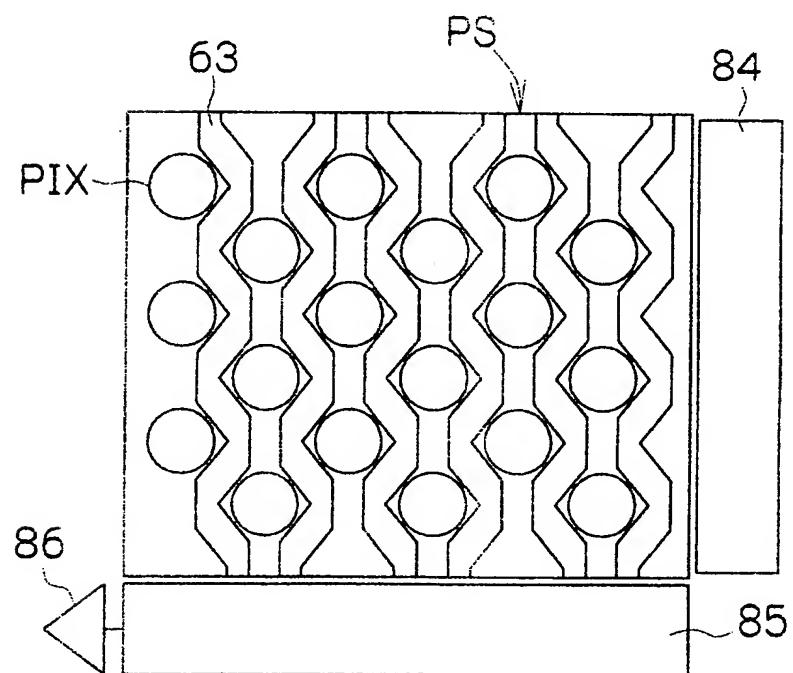
【図3】



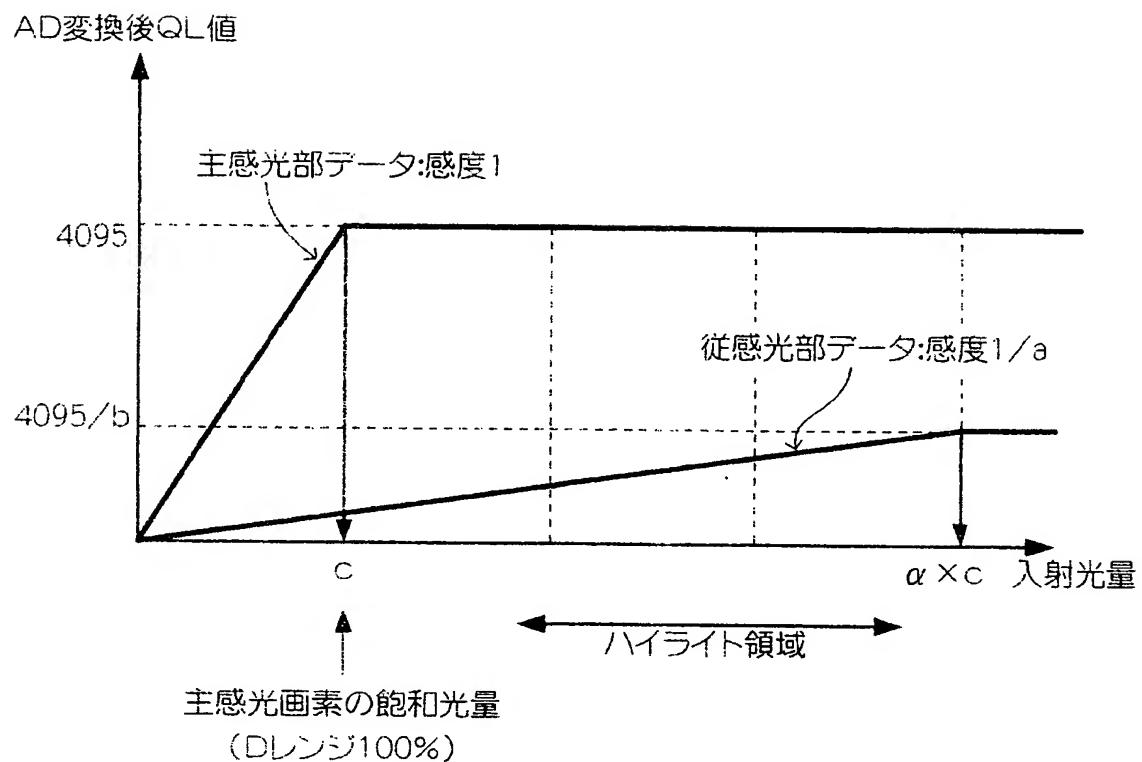
【図4】



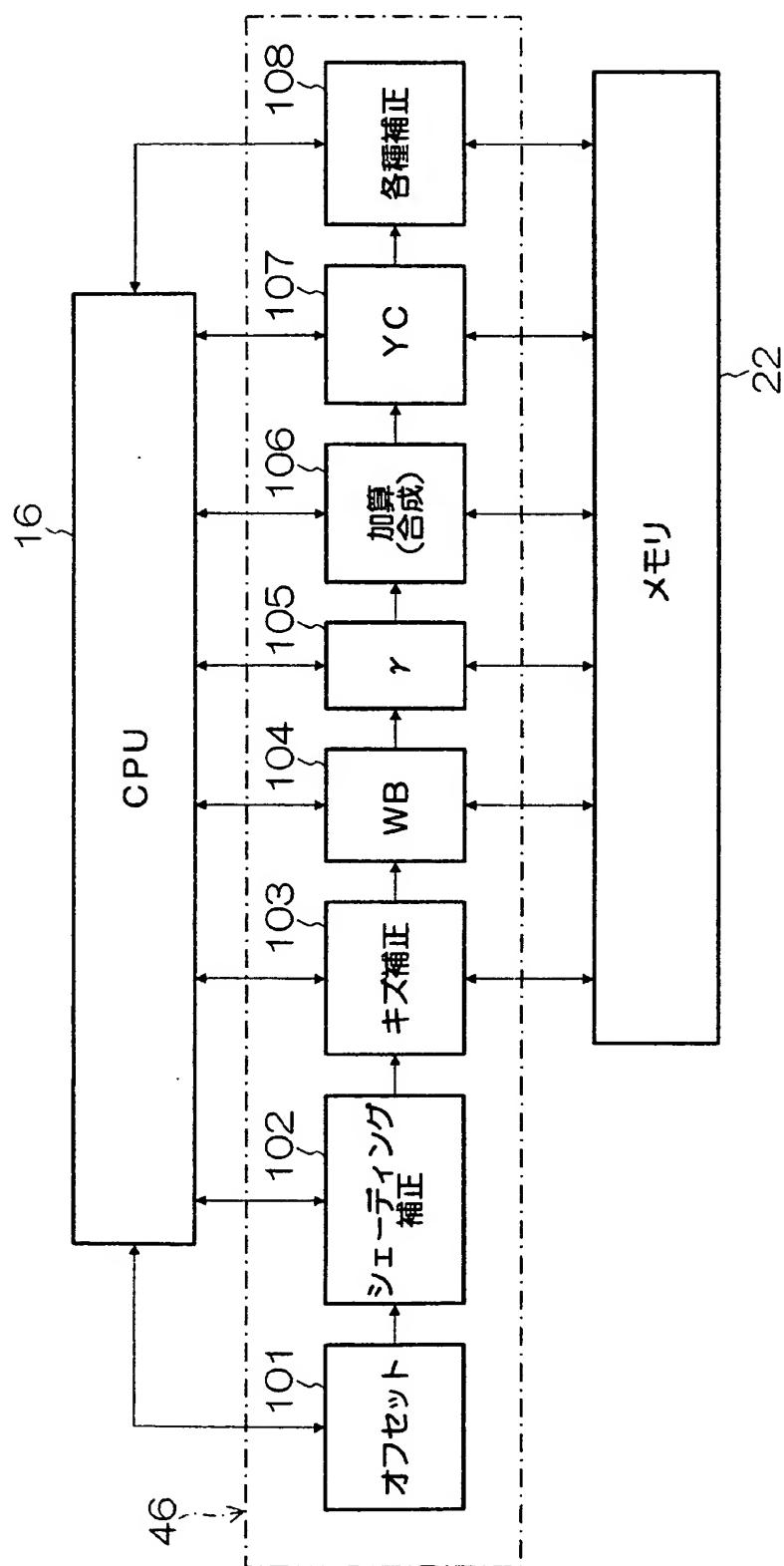
【図5】



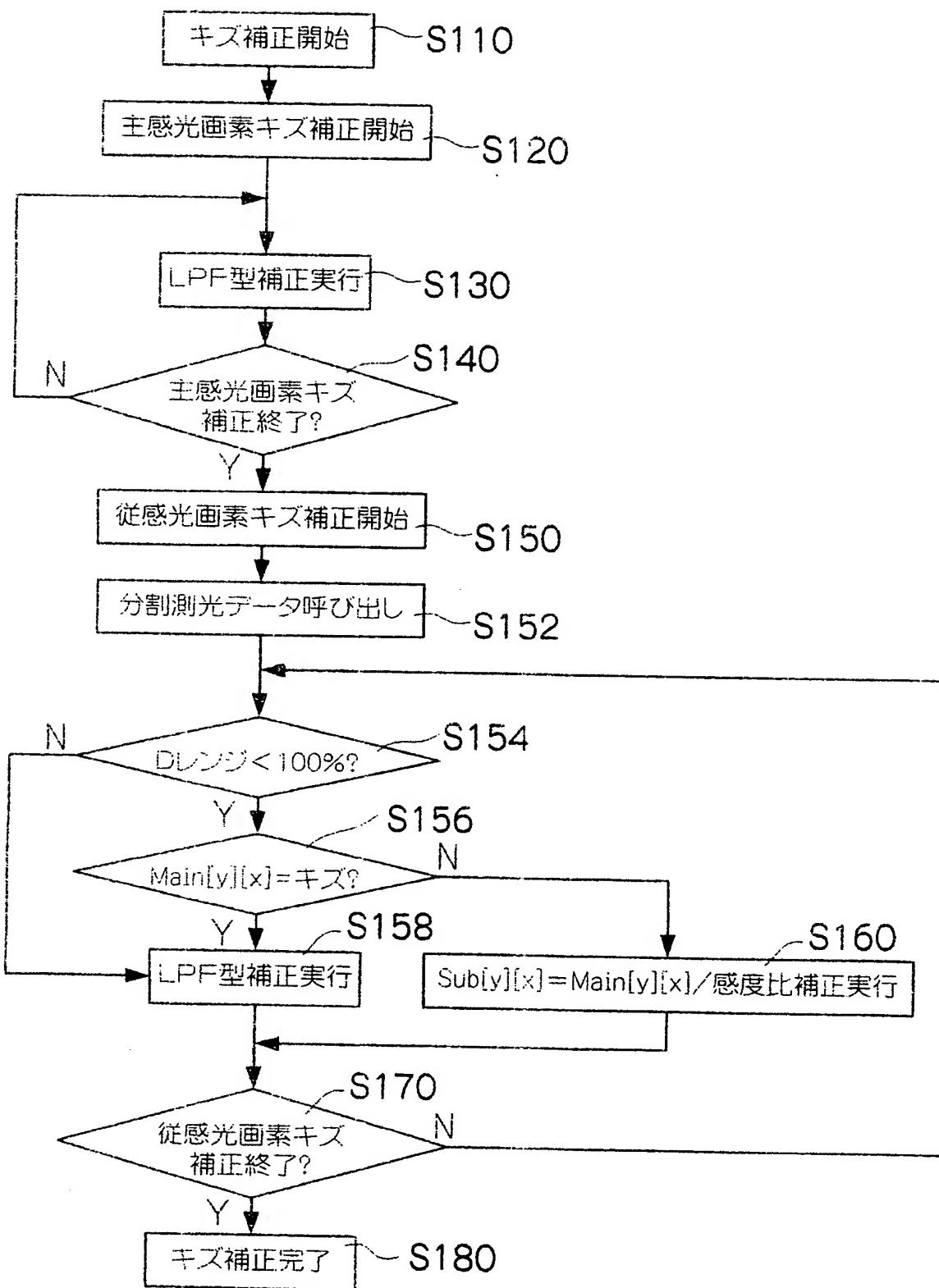
【図6】



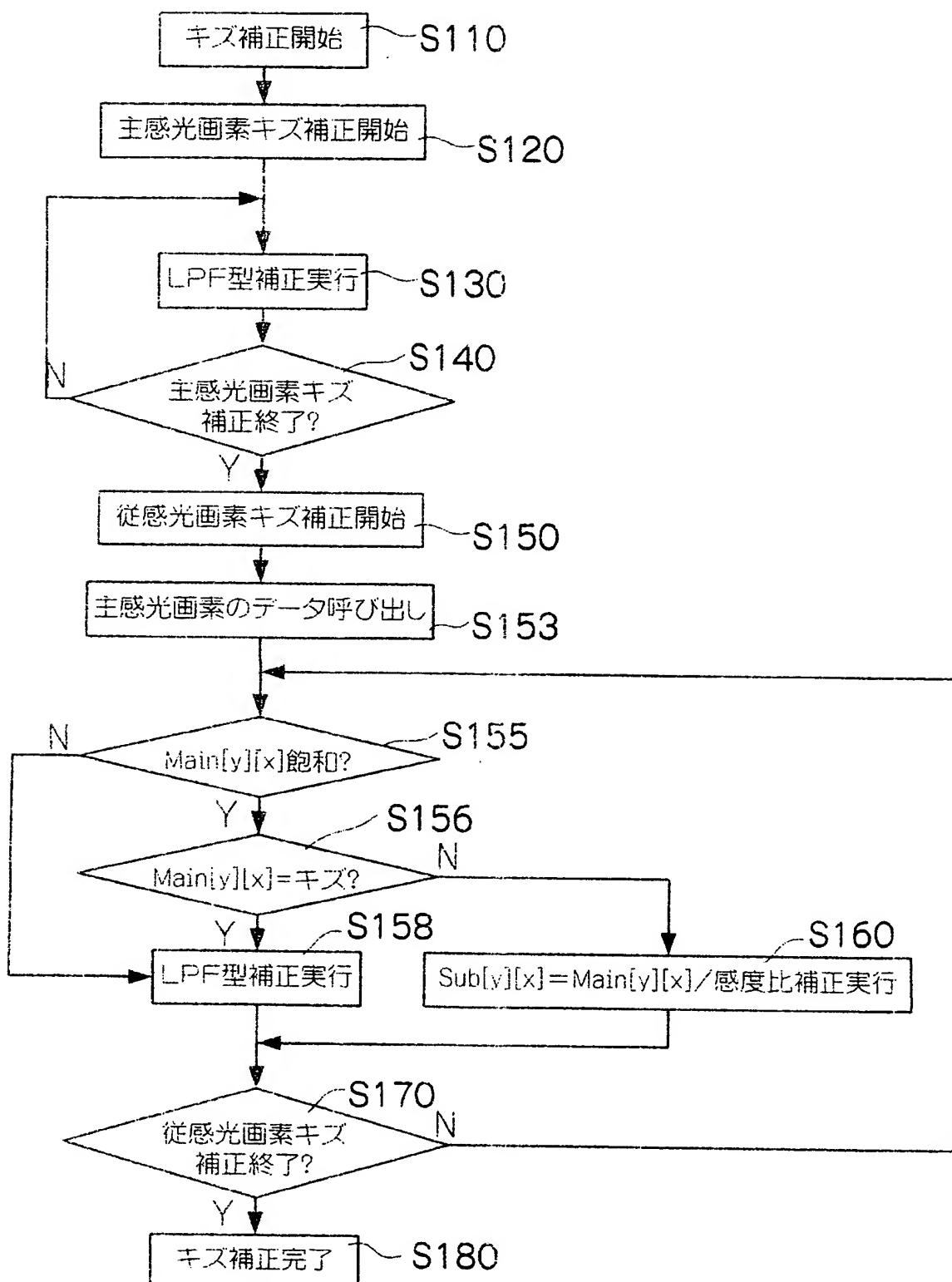
【図 7】



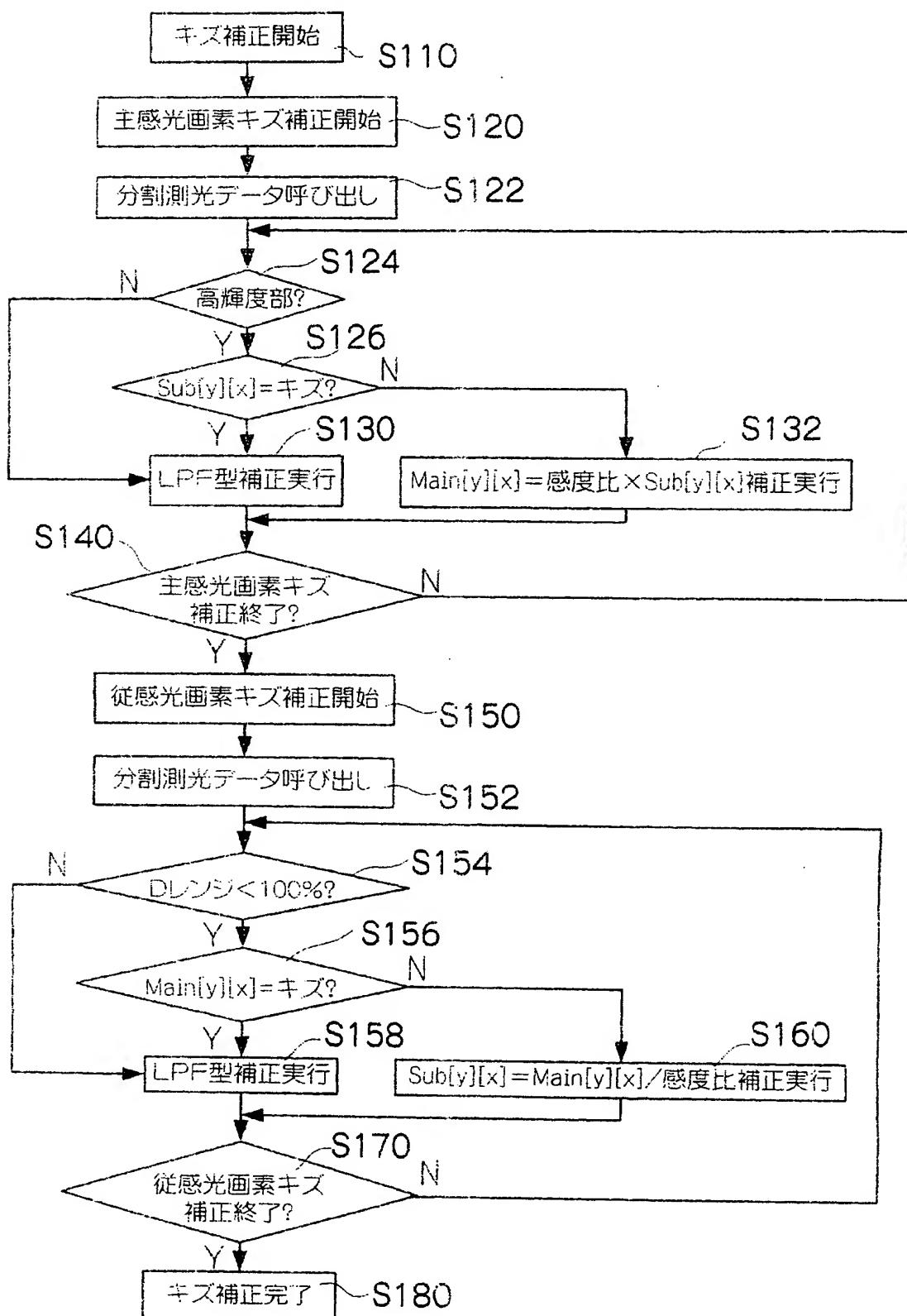
【図8】



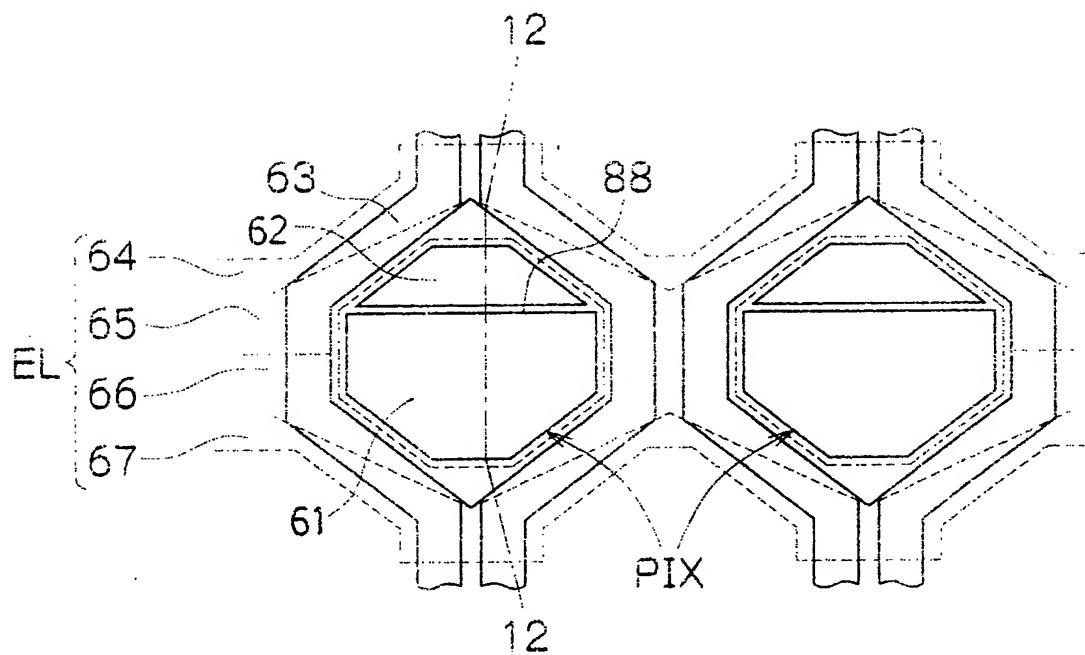
【図9】



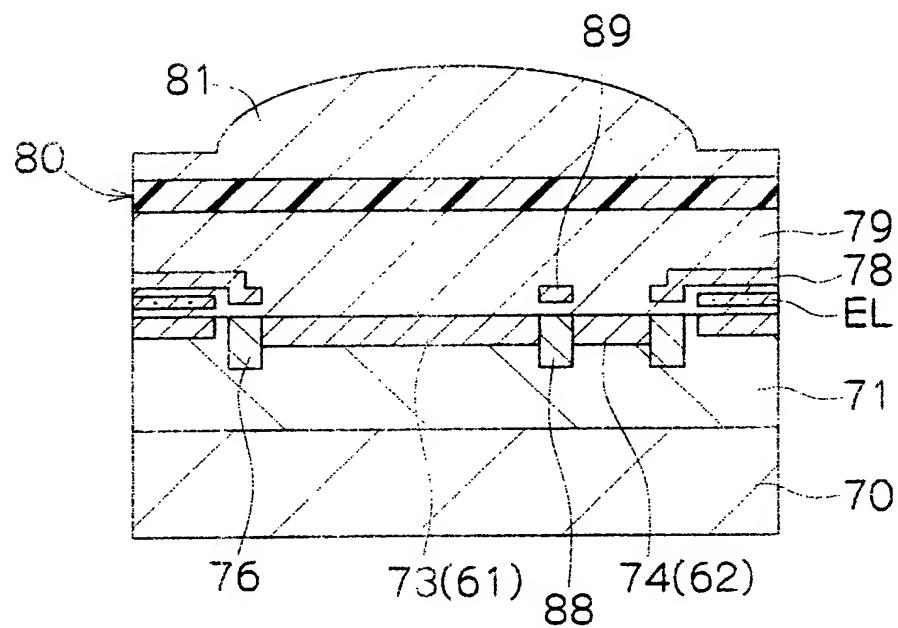
【図10】



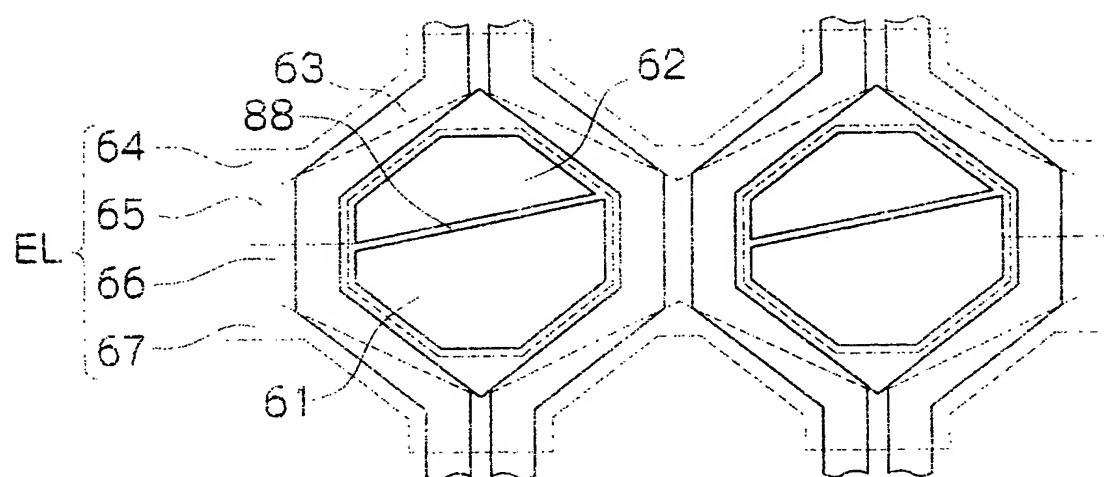
【図11】



【図12】



【図13】



【書類名】 要約書

【要約】

【課題】周囲の画素情報を用いて欠陥画素を補正する従来の方法に比べて、解像感を落とすことなく、欠陥画素の画素値を精度よく補正できる欠陥画素補正方法及び撮影装置を提供する。

【解決手段】相対的に広い面積を有する主感光画素と、相対的に狭い面積を有する従感光画素との複合からなる画素セルが多数配置された固体撮像素子において、いずれかの画素セルについて従感光画素に欠陥がある場合、AE時の分割測光データを読み出し（ステップS152）、主感光画素が飽和していないと判定された区画のみ、その欠陥画素を同位置の主感光画素の出力値を感度比にて除算した値で置き換える（ステップS154～S160）。

【選択図】 図8

特願 2003-009943

出願人履歴情報

識別番号 [000005201]

1. 変更年月日 1990年 8月14日
[変更理由] 新規登録
住 所 神奈川県南足柄市中沼210番地
氏 名 富士写真フィルム株式会社